

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-083689

(43)Date of publication of application : 22.03.2002

(51)Int.Cl. H05B 33/22  
G09F 9/30  
H05B 33/14  
H05B 33/26  
H05B 33/28

(21)Application number : 2001-196543

(71)Applicant : SEMICONDUCTOR ENERGY LAB  
CO LTD

(22)Date of filing : 28.06.2001

(72)Inventor : YAMAGATA HIROKAZU  
MARUYAMA JUNYA

(30)Priority

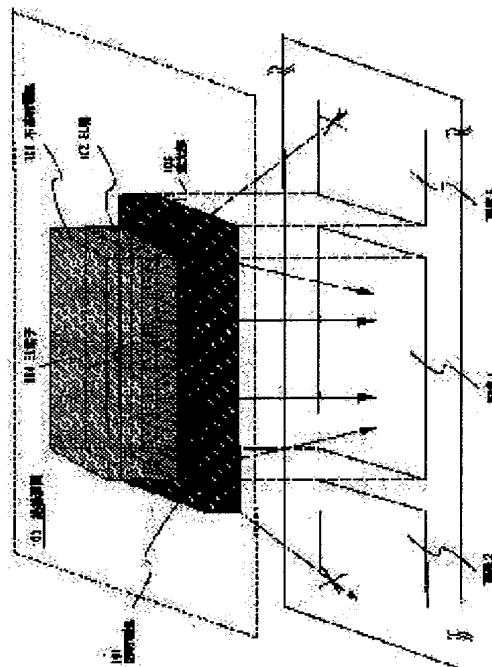
Priority number : 2000197422 Priority date : 29.06.2000 Priority country : JP

## (54) LUMINESCENCE DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a means which makes light extraction efficiency of a luminescence device enhanced, using an EL material.

**SOLUTION:** In the luminescence device, which is prepared with a light-shading section 105 in contact with a transparent electrode 101 which a pixel has, a light (visible light) which the light generated in the EL layer 102 leaks from the end section of the transparent electrode 101, can be intercepted or reflected by preparing the light shading section 105 in the end of the transparent electrode 101. As a result this, loss of the light produced in the EL layer 102 and light leakage to next pixels can be prevented, and it becomes possible to significantly enhance the extraction efficiency of light.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-83689  
(P2002-83689A)

(43) 公開日 平成14年3月22日 (2002.3.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 5 B 33/22		H 0 5 B 33/22	Z 3 K 0 0 7
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
	3 4 9		3 4 9 C
	3 6 5		3 6 5 Z
H 0 5 B 33/14		H 0 5 B 33/14	A
審査請求 未請求 請求項の数20 O L (全 21 頁) 最終頁に続く			

(21) 出願番号 特願2001-196543 (P2001-196543)  
(22) 出願日 平成13年6月28日 (2001.6.28)  
(31) 優先権主張番号 特願2000-197422 (P2000-197422)  
(32) 優先日 平成12年6月29日 (2000.6.29)  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72) 発明者 山形 裕和  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内  
(72) 発明者 丸山 純矢  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

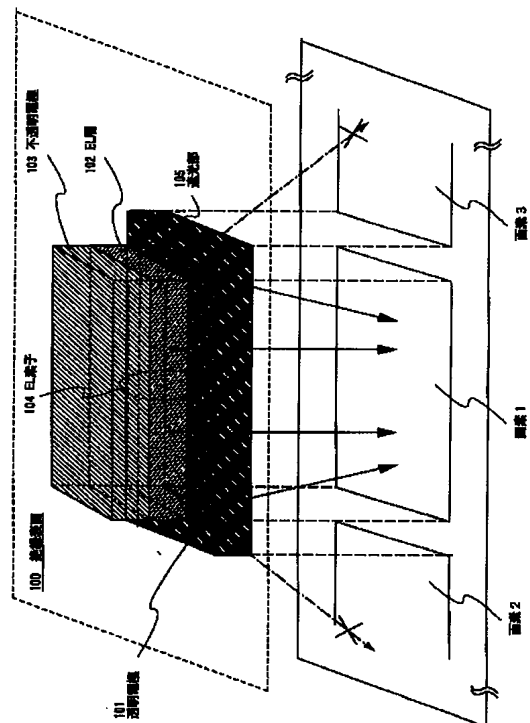
最終頁に続く

(54) 【発明の名称】 発光装置

(57) 【要約】

【課題】 E L 材料を用いた発光装置における光の取り出し効率を向上させる手段を提供する。

【解決手段】 画素が有する透明電極 101 に接して遮光部 105 を設けた発光装置において、E L 層 102 において生じた光が透明電極 101 の端部に遮光部 105 を設けることで、透明電極 101 の端部から漏れる光 (可視光) を遮断もしくは反射させることができる。これにより E L 層 102 で生じた光の損失や隣の画素への光漏れを防ぐことができ、光の取り出し効率を大幅に高めることが可能となる。



【特許請求の範囲】

【請求項 1】絶縁表面上に形成された透明電極と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、遮光部も前記絶縁表面上に形成されたことを特徴とする発光装置。

【請求項 2】絶縁表面上に形成された透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、前記遮光部は、前記透明電極と接して形成されたことを特徴とする発光装置。

【請求項 3】絶縁表面上に形成された複数の透明電極と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、遮光部も前記絶縁表面上に形成されたことを特徴とする発光装置。

【請求項 4】絶縁表面上に形成された複数の透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、前記遮光部は、前記透明電極と接して形成されることを特徴とする発光装置。

【請求項 5】絶縁表面上に形成された複数の透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、前記遮光部は、少なくとも二つの前記透明電極と接して形成されることを特徴とする発光装置。

【請求項 6】請求項 1 乃至請求項 5 のいずれか一において、前記遮光部が顔料または炭素を含む絶縁膜からなることを特徴とする発光装置。

【請求項 7】請求項 1 乃至請求項 5 のいずれか一において、前記遮光部が反射率の高い導電材料からなることを特徴とする発光装置。

【請求項 8】請求項 7 において、前記遮光部は、前記ＥＬ層で生じた光を反射させるものであることを特徴とする発光装置。

【請求項 9】薄膜トランジスターと配線を介して接続され、かつ絶縁表面上に形成された透明電極と、

前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、遮光部も前記絶縁表面上に形成されたことを特徴とする発光装置。

【請求項 10】薄膜トランジスターと配線を介して接続され、かつ絶縁表面上に形成された透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する発光装置であって、前記遮光部は前記透明電極と接して形成されたことを特徴とする発光装置。

【請求項 11】薄膜トランジスターと配線を介して接続され、かつ絶縁表面上に形成された透明電極と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する複数の画素が形成された発光装置であって、遮光部も前記絶縁表面上に形成されたことを特徴とする発光装置。

【請求項 12】薄膜トランジスターと配線を介して接続され、かつ絶縁表面上に形成された透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する複数の画素が形成された発光装置であって、前記遮光部は、前記透明電極と接して形成されたことを特徴とする発光装置。

【請求項 13】薄膜トランジスターと配線を介して接続され、かつ絶縁表面上に形成された透明電極と、前記絶縁表面上に形成された遮光部と、前記透明電極上に形成されたＥＬ層と、前記ＥＬ層上に形成された不透明電極とを有する複数の画素が形成された発光装置であって、前記遮光部は、少なくとも二つの前記透明電極と接して形成されることを特徴とする発光装置。

【請求項 14】請求項 13 において、前記複数の画素は、接し合う画素であることを特徴とする発光装置。

【請求項 15】請求項 9 乃至請求項 14 のいずれか一において、前記遮光部が顔料または炭素を含む絶縁膜からなることを特徴とする発光装置。

【請求項 16】請求項 9 乃至請求項 14 のいずれか一において、前記遮光部は、配線であり、かつ反射率の高い導電材料からなることを特徴とする発光装置。

【請求項 17】請求項 16 において、前記遮光部は、前記ＥＬ層で生じた光を反射させるものであることを特徴とする発光装置。

【請求項 18】請求項 1 乃至請求項 17 のいずれか一において、前記透明電極が陽極であり、前記不透明電極が陰極であ

ることを特徴とする発光装置。

【請求項 19】請求項 1 乃至請求項 18 のいずれか一において、前記遮光部が 60% 以上の反射率を有する金属材料からなることを特徴とする発光装置。

【請求項 20】請求項 1 乃至請求項 19 のいずれか一に記載の発光装置を表示部または光源として用いたことを特徴とする電気器具。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、不透明電極（陰極）と透明電極（陽極）の間に電界を加えることで蛍光又は燐光から成る発光が得られる発光性材料（以下、EL 材料という）を挟んだ EL（エレクトロルミネッセンス）素子を基板上に作り込んで形成された発光装置に関する。具体的には、EL 素子からの光の取り出し効率の向上に関する。

【0002】尚、本発明において発光装置とは、EL 素子を用いた画像表示デバイスもしくは発光デバイスを指す。また、EL 素子にコネクタ、例えば異方導電性フィルム（FPC: Flexible Printed Circuit）もしくは TAB（Tape Automated Bonding）テープもしくは TCP（Tape Carrier Package）が取り付けられたモジュール、TAB テープや TCP の先にプリント配線板が設けられたモジュール、または発光素子に COG（Chip On Glass）方式により IC（集積回路）が直接実装されたモジュールも全て発光装置に含むものとする。

【0003】

【従来の技術】近年、基板上に TFT を形成する技術が大幅に進歩し、アクティブマトリクス型表示装置（発光装置）への応用開発が進められている。特に、ポリシリコン膜を用いた TFT は、従来のアモルファスシリコン膜を用いた TFT よりも電界効果移動度（モビリティともいう）が高いので、高速動作が可能である。そのため、従来、基板外の駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが可能となっている。

【0004】このようなアクティブマトリクス型の発光装置は、同一基板上に様々な回路や素子を作り込むことで製造コストの低減、電気光学装置の小型化、歩留まりの上昇、スループットの向上など、様々な利点が得られる。

【0005】そしてさらに、自発光型素子として EL 素子を有したアクティブマトリクス型の発光装置（EL ディスプレイ）の研究が活発化している。

【0006】なお、本明細書では、発光装置の一例である EL ディスプレイにおいて、EL 素子是一对の電極（陽極と陰極）間に EL 層が挟まれた構造となっているが、EL 層は通常、積層構造となっている。代表的には、コダック・イーストマン・カンパニーの Tangらが発

案した「正孔輸送層／発光層／電子輸送層」という積層構造が挙げられる。この構造は非常に発光効率が高く、現在、研究開発が進められている EL ディスプレイは殆どこの構造を採用している。

【0007】また他にも、陽極上に正孔注入層／正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層の順に積層する構造でも良い。発光層に対して蛍光性色素等をドーピングしても良い。

【0008】本明細書において陰極と陽極の間に設けられる全ての層を総称して EL 層と呼ぶ。よって上述した正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層等は、全て EL 層に含まれる。

【0009】そして、上記構造からなる EL 層に一对の電極から所定の電圧をかけ、それにより発光層においてキャリアの再結合が起こって発光する。なお本明細書中では、陽極、EL 層及び陰極で形成される発光素子を EL 素子と呼ぶ。

【0010】EL 素子が有する EL 層は熱、光、水分、酸素等によって劣化が促進されることから、一般的にアクティブマトリクス型の EL ディスプレイの作製において、画素部に配線や TFT を形成した後に EL 素子が形成される。

【0011】そして EL 素子が形成された後、EL 素子が設けられた基板（EL パネル）とカバー材とを、EL 素子が外気に曝されないように貼り合わせてシール材等により封止（パッケージング）する。

【0012】パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ（FPC、TAB 等）を取り付けて、アクティブマトリクス型の EL ディスプレイが完成する。

【0013】

【発明が解決しようとする課題】近年、EL 素子を有する EL 表示装置の開発が進んでいる。これは、電圧の印加によって両面の電極から EL 層に注入される電子と正孔の再結合により生じた発光を利用する電流駆動型の自発光素子であり、発光は、面状発光として取り出される。しかし、EL 層で発生した光を EL 素子の外部に面状発光として取り出す際の光の取り出し効率は極めて低く、通常 20% 以下である。

【0014】また、EL 層で発生した光は、その光の入射角によっては透明電極の内部を導波する。このようにして導波する光を導波光というが、この導波光は一部が吸収されて消失し、残りは透明電極を形成する固体薄膜中を伝搬して端面に逃げてしまうため、画素においては、その一部しか面状発光として取り出せず、また場合によっては、隣の画素への光漏れが生じる。

【0015】

【発明を解決するための手段】そこで、本発明では、E

L層で発生した光が透明電極の端面から光が逃げることのない構造を形成することにより、光の取り出し効率を向上させると共に、隣の画素への光漏れにより、画像がぼやけるといった問題を解決することを目的とする。

【0016】本発明の構成を図1に示す。なお、本発明の発光装置は、画素部に複数の画素がマトリクス状に形成されており、各画素は、透明電極101、EL層102、不透明電極103からなる発光素子104とを有し、発光素子を駆動するための薄膜トランジスター（TFT）（図示せず）と配線を介して接続されている。なお、ここでの配線とは、電気的な接続を形成するために導電材料からなるもののことをいう。

【0017】絶縁表面100上に形成された透明電極101及び不透明電極103からそれぞれEL層102にキャリアが注入されると、EL層102でキャリアが再結合することにより発光が得られる。なお、透明電極101とは、EL層102で生じた光（可視光）を透過させることができるために、光が放出される側に設けられる電極のことをいい、不透明電極103とは逆に光を透過させることができないために光が放出されない側に設けられる電極のことをいう。

【0018】そこで、画素1におけるEL層102で生じた光が画素1と隣り合う画素2または画素3に漏れることのないように隣り合う画素が有する透明電極間に遮光部を設ける。なお、この時形成される遮光部は透明電極の端部と接して形成されても良いが、必ずしも接している必要はない。

【0019】また、本発明における遮光部105とは、透明電極101が形成される絶縁表面100上に形成され、EL素子104のEL層102で発光した光が、透明電極101の内部を導波してその端部から光漏れが生じるのを遮断又は反射する機能を有する部分をいう。なお、透明電極101の端部は、遮光部105と接して形成されていても、接しないように形成されていても良い。

【0020】本明細書中でいう遮光部105とは、光を遮断する遮光性の材料からなり、これらの材料は、導電材料であっても絶縁材料を有していても良い。なお、ここでの導電材料とは電気伝導度を有する材料のことをいうが、電気伝導度が十分小さく絶縁体に分類される材料からなるもの絶縁材料として区別する。

【0021】なお、遮光部105に導電性の材料を用いる場合には、TFTと透明電極を接続する配線を遮光部105として機能させることができる。

【0022】遮光部105に用いる導電性の材料としては、反射率の高い材料を用いることが好ましい。なお、本明細書中でいう反射率とは、可視光領域において、その材料表面に入射する光（入射光）のエネルギーに対する反射光のエネルギーの占める割合をいい、反射率の高い材料としては、その光の反射率が少なくとも60%以

上、好ましくは80%以上である材料のことをいう。具体的には、Ag、Al、Ta、Nb、Mo、Cu、Mg、Ni、Pbといった材料のことをいう。

【0023】一方、絶縁性の材料を用いて遮光部105を形成する場合には、黒色顔料やカーボンを分散させたポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）といった材料を用いることができる。

【0024】また、本明細書中において、EL素子104とは、不透明な電極材料からなる不透明電極103、透明な電極材料からなる透明電極101及びそれらに挟まれたEL層102を含む構造を有する素子をいう。前記EL層の構造としては、再結合の場を提供する発光層だけでEL層としても良いし、必要に応じて電子注入層、電子輸送層、正孔輸送層、電子阻止層、正孔阻止層もしくは正孔注入層等を含めてEL層としても良い。即ち、本明細書中では、電極からのキャリアの注入、輸送または再結合が行われる層をすべて含めてEL層という。

【0025】遮光部を設けることで、透明電極から遮光部方向へ入射しようとする光は遮断され、反射もしくは吸収される。これにより光の方向が制御される。

【0026】以上のように、本発明ではEL素子104を形成する透明電極101の端部に遮光部105を形成することによりEL層102で生じた光が透明電極101の端部から逃げることによる光の損失や隣の画素への光漏れを防ぐことができ、光の取り出し効率を大幅に高めることが可能となる。

【0027】

【発明の実施の形態】本発明の実施の形態について、図1を用いて説明する。なお、図1は図2で示す構造を有する場合を考慮しているが、説明の便宜上、簡略化して示したものである。

【0028】図1において、101は透明な金属材料からなる透明電極であり、陽極としての機能を有する。なお、透明電極101として酸化インジウム・スズ（ITO）膜や酸化インジウムに2～20[%]の酸化亜鉛（ZnO）を混合した透明導電膜を用いると良い。さらに可視光の透過率や導電率を高めるためにガリウム（Ga）を添加した酸化亜鉛（ZnO：Ga）といった酸化物導電膜を好適に用いることができる。

【0029】また、102はEL層であり、103は不透明電極であり、陰極としての機能を有する。そして、不透明電極103、EL層102及び透明電極101からなる素子を本明細書中では、EL素子と呼ぶ。

【0030】EL素子のEL層において陰極から注入される電子と陽極から注入される正孔の再結合により発光が生じる。なお、本実施の形態においては、EL層で発光した光は、透明電極101を透過して、画素を発光させる。

【0031】しかし、透明電極101を透過する際に光

の一部が透明電極の内部を導波し、すなわち導波光が発生すると、透明電極の内部に光が閉じ込められ透明電極の端部から光がもれるといったことが生じる。

【００３２】これにより、光の損失による画素部の輝度低下や、光漏れにより光の一部が隣の画素に入射されると、画素のコントラストが低下し、画素がぼやけるといったことが生じる。

【００３３】そこで、透明電極１０１の端部に光を遮断する機能を有する、遮光部１０５を設けることで、光の損失や光漏れを防ぐ。

【００３４】遮光部１０５としては、透明電極１０１の端部から漏れる光を反射するような材料を用いても良いし、単に光が漏れないように光を遮断する材料を用いても良い。

【００３５】遮光部１０５に用いる材料としては、反射率の高い材料を用いることが好ましい。なお、本明細書中でいう反射率の高い材料としては、可視光領域における光の反射率が６０％以上であることが好ましく、更に好ましくは８０％以上である材料のことをいう。具体的には、Ａｇ、Ａｌ、Ｔａ、Ｎｂ、Ｍｏ、Ｃｕ、Ｍｇ、Ｎｉ、Ｐｂといった材料のことをいう。

【００３６】また、遮光部１０５は、ＥＬ素子を形成させる構造により異なる形状を有してもよい。これについては、実施例において後で詳しく述べることにする。

【００３７】以上のように透明電極１０１と同一の層になるように遮光部１０５を設けることで、例えば図１で示すように画素１を光らせるための光が、透明電極１０１の端部から画素２や画素３に入射しようとしても、これを反射及び遮断させることができる。

【００３８】次に図２に遮光部を設けた画素付近の断面構造を示す。まず絶縁表面上に薄膜トランジスタ（ＴＦＴ：thin film transistor）を形成する。図２に示すのは、画素内部に形成された透明電極２０１と電気的に接続されている電流制御用ＴＦＴ２０６である。

【００３９】ここでは、電流制御用ＴＦＴ２０６を形成した後で、ドレイン配線からなる遮光部２０５を形成する。そして、遮光部２０５を形成した後透明電極２０１を形成する。これにより、透明電極２０１の端部が遮光部２０５で覆われる構造を形成することができる。

【００４０】なお、本明細書中において、遮光部２０５とは、透明電極２０１が形成される絶縁表面と同一の面に形成されると説明したが、図２に示すように遮光部２０５上の一部を透明電極２０１が覆うように形成される場合もこれに含まれる。

【００４１】次に透明電極２０１及び遮光部２０５上の一部に絶縁膜からなる層間絶縁膜２０４を形成し、さらに、透明電極２０１上にＥＬ層２０２及び不透明電極２０３を形成し、最後にパッシベーション膜２０７を設ける。以上により、ＥＬモジュールが完成する。そして、このＥＬモジュールに封止構造を設け、外部電源と電気

的な接続が可能となる構造にすることで本発明の発光装置を完成することができる。

【００４２】

【実施例】〔実施例１〕ここでは、本発明を実施して同一基板上に画素部と、画素部の周辺に設ける駆動回路のＴＦＴ（ｎチャネル型ＴＦＴ及びｐチャネル型ＴＦＴ）を同時に作製する方法について詳細に図３～図５を用いて説明する。

【００４３】なお、ここではＥＬモジュールの完成までを示すが、これを発光装置として完成させる方法については、後の実施例で詳しく示す。

【００４４】まず、本実施例ではコーニング社の＃７０５９ガラスや＃１７３７ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板３００を用いる。なお、基板３００としては、透光性を有する基板であれば限定されず、石英基板を用いても良い。また、本実施例の処理温度に耐える耐熱性を有するプラスチック基板を用いてもよい。

【００４５】次いで、基板３００上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜３０１を形成する。本実施例では下地膜３０１として２層構造を用いるが、前記絶縁膜の単層膜または２層以上積層させた構造を用いても良い。下地膜３０１の一層目としては、プラズマＣＶＤ法を用い、ＳｉＨ<sub>4</sub>、ＮＨ<sub>3</sub>、及びＮ<sub>2</sub>Ｏを反応ガスとして成膜される酸化窒化シリコン膜３０１ａを１０～２００ｎｍ（好ましくは５０～１００ｎｍ）形成する。本実施例では、膜厚５０ｎｍの酸化窒化シリコン膜３０１ａ（組成比Ｓｉ＝３２％、Ｏ＝２７％、Ｎ＝２４％、Ｈ＝１７％）を形成した。次いで、下地膜３０１の二層目としては、プラズマＣＶＤ法を用い、ＳｉＨ<sub>4</sub>、及びＮ<sub>2</sub>Ｏを反応ガスとして成膜される酸化窒化シリコン膜３０１ｂを５０～２００ｎｍ（好ましくは１００～１５０ｎｍ）の厚さに積層形成する。本実施例では、膜厚１００ｎｍの酸化窒化シリコン膜３０１ｂ（組成比Ｓｉ＝３２％、Ｏ＝５９％、Ｎ＝７％、Ｈ＝２％）を形成した。

【００４６】次いで、下地膜上に半導体層３０２～３０５を形成する。半導体層３０２～３０５は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、ＬＰＣＶＤ法、またはプラズマＣＶＤ法等）により成膜した後、公知の結晶化処理（レーザー結晶化法、熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行って得られた結晶質半導体膜を所望の形状にパターンニングして形成する。この半導体層３０２～３０５の厚さは２５～８０ｎｍ（好ましくは３０～６０ｎｍ）の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（Ｓｉ<sub>1-x</sub>Ｇｅ<sub>x</sub>（Ｘ＝０．０００１～０．０２））合金などで形成すると良い。本実施例では、プラズマＣＶＤ法を用い、

55 nmの非晶質シリコン膜を成膜した後、ニッケルを含む溶液を非晶質シリコン膜上に保持させた。この非晶質シリコン膜に脱水素化（500℃、1時間）を行った後、熱結晶化（550℃、4時間）を行い、さらに結晶化を改善するためのレーザーアニール処理を行って結晶質シリコン膜を形成した。そして、この結晶質シリコン膜をフォトリソグラフィ法によるパターニング処理によって、半導体層302～305を形成した。

【0047】また、半導体層302～305を形成した後、TFTのしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行ってもよい。

【0048】また、レーザー結晶化法で結晶質半導体膜を作製する場合には、パルス発振型または連続発光型のエキシマレーザーやYAGレーザー、YVO<sub>4</sub>レーザーを用いることができる。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザー光を光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザーを用いる場合はパルス発振周波数300Hzとし、レーザーエネルギー密度を100～400mJ/cm<sup>2</sup>（代表的には200～300mJ/cm<sup>2</sup>）とする。また、YAGレーザーを用いる場合にはその第2高調波を用いパルス発振周波数30～300Hzとし、レーザーエネルギー密度を300～600mJ/cm<sup>2</sup>（代表的には350～500mJ/cm<sup>2</sup>）とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザー光を基板全面に渡って照射し、この時の線状レーザー光の重ね合わせ率（オーバーラップ率）を50～90%として行えばよい。

【0049】次いで、半導体層302～305を覆うゲート絶縁膜306を形成する。ゲート絶縁膜306はプラズマCVD法またはスパッタ法を用い、厚さを40～150nmとしてシリコンを含む絶縁膜で形成する。本実施例では、プラズマCVD法により110nmの厚さで酸化窒化シリコン膜（組成比Si＝32%、O＝59%、N＝7%、H＝2%）で形成した。勿論、ゲート絶縁膜は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0050】また、酸化シリコン膜を用いる場合には、プラズマCVD法でTEOS（Tetraethyl Orthosilicate）とO<sub>2</sub>とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波（13.56MHz）電力密度0.5～0.8W/cm<sup>2</sup>で放電させて形成することができる。このようにして作製される酸化シリコン膜は、その後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【0051】次いで、図3（A）に示すように、ゲート絶縁膜306上に膜厚20～100nmの第1の導電膜307と、膜厚100～400nmの第2の導電膜30

8とを積層形成する。本実施例では、膜厚30nmのTa<sub>2</sub>N膜からなる第1の導電膜307と、膜厚370nmのW膜からなる第2の導電膜308を積層形成した。Ta<sub>2</sub>N膜はスパッタ法で形成し、Taのターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W膜は、Wのターゲットを用いたスパッタ法で形成した。その他に6フッ化タングステン（WF<sub>6</sub>）を用いる熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は20μΩcm以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W膜中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。従って、本実施例では、高純度のW（純度99.9999%）のターゲットを用いたスパッタ法で、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率9～20μΩcmを実現することができた。

【0052】なお、本実施例では、第1の導電膜307をTa<sub>2</sub>N、第2の導電膜308をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。また、Ag、Pd、Cuからなる合金を用いてもよい。また、第1の導電膜をタンタル（Ta）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化チタン（TiN）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta<sub>2</sub>N）膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta<sub>2</sub>N）膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

【0053】次に、図3（B）に示すようにフォトリソグラフィ法を用いてレジストからなるマスク309～312を形成し、電極及び配線を形成するための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。本実施例では第1のエッチング条件として、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング用ガスにCF<sub>4</sub>とCl<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を25/25/10（sccm）とし、1Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成してエッチングを行った。ここでは、松下電器産業（株）製のICPを用いたドライエッチング装置（Model E645-□ICP）を用いた。基板側（試料ステージ）にも150WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりW膜をエッチングして第1の導電層の端部をテーパ形

状とする。第1のエッチング条件でのWに対するエッチング速度は $200.39\text{ nm/min}$ 、Ta<sub>2</sub>N<sub>5</sub>に対するエッチング速度は $80.32\text{ nm/min}$ であり、Ta<sub>2</sub>N<sub>5</sub>に対するWの選択比は約2.5である。また、この第1のエッチング条件によって、Wのテーパ角は、約 $26^\circ$ となる。

【0054】この後、図3(B)に示すようにレジストからなるマスク309～312を除去せずに第2のエッチング条件に変え、エッチング用ガスにCF<sub>4</sub>とCl<sub>2</sub>とを用い、それぞれのガス流量比を $30/30(\text{sccm})$ とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。CF<sub>4</sub>とCl<sub>2</sub>を混合した第2のエッチング条件ではW膜及びTa<sub>2</sub>N<sub>5</sub>膜とも同程度にエッチングされる。第2のエッチング条件でのWに対するエッチング速度は $58.97\text{ nm/min}$ 、Ta<sub>2</sub>N<sub>5</sub>に対するエッチング速度は $66.43\text{ nm/min}$ である。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。

【0055】上記第1のエッチング処理では、レジストからなるマスクの形状を適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。このテーパ部の角度は $15\sim45^\circ$ とすればよい。こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層314～317(第1の導電層314a～317aと第2の導電層314b～317b)を形成する。319はゲート絶縁膜であり、第1の形状の導電層314～317で覆われない領域は20～50nm程度エッチングされ薄くなった領域が形成される。

【0056】そして、レジストからなるマスクを除去せずに第1のドーピング処理を行い、半導体層にn型を付与する不純物元素を添加する。(図3(B))ドーピング処理はイオンドーピング法、若しくはイオン注入法で行えば良い。イオンドーピング法の条件はドーズ量を $1\times10^{13}\sim5\times10^{15}\text{ atoms/cm}^2$ とし、加速電圧を60～100keVとして行う。本実施例ではドーズ量を $1.5\times10^{15}\text{ atoms/cm}^2$ とし、加速電圧を80keVとして行った。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いた。この場合、導電層314～317がn型を付与する不純物元素に対するマスクとなり、自己整合的に高濃度不純物領域320～323が形成される。高濃度不純物領域320～323には $1\times10^{20}\sim1\times10^{21}\text{ atoms/cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。

【0057】次いで、図3(C)に示すようにレジストからなるマスクを除去せずに第2のエッチング処理を行う。ここでは、エッチング用ガスにCF<sub>4</sub>とCl<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を $25/25/10(\text{sccm})$ とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行った。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。第2のエッチング処理でのWに対するエッチング速度は $124.62\text{ nm/min}$ 、Ta<sub>2</sub>N<sub>5</sub>に対するエッチング速度は $20.67\text{ nm/min}$ であり、Ta<sub>2</sub>N<sub>5</sub>に対するWの選択比は6.05である。従って、W膜が選択的にエッチングされる。この第2のエッチングによりWのテーパ角は $70^\circ$ となった。この第2のエッチング処理により第2の導電層324b～327bを形成する。一方、第1の導電層314a～318aは、ほとんどエッチングされず、第1の導電層324a～328aを形成する。

【0058】次いで、第2のドーピング処理を行う。ドーピングは第2の導電層324b～328bを不純物元素に対するマスクとして用い、第1の導電層のテーパ部下方の半導体層に不純物元素が添加されるようにドーピングする。本実施例では、不純物元素としてP(リン)を用い、ドーズ量 $3.5\times10^{12}$ 、加速電圧90keVにてプラズマドーピングを行った。こうして、第1の導電層と重なる低濃度不純物領域329～332を自己整合的に形成する。この低濃度不純物領域329～332へ添加されたリン(P)の濃度は、 $1\times10^{17}\sim1\times10^{18}\text{ atoms/cm}^3$ であり、且つ、第1の導電層のテーパ部の膜厚に従って緩やかな濃度勾配を有している。なお、第1の導電層のテーパ部と重なる半導体層において、第1の導電層のテーパ部の端部から内側に向かって若干、不純物濃度が低くなっているものの、ほぼ同程度の濃度である。また、高濃度不純物領域333～336にも不純物元素が添加され、高濃度不純物領域333～336を形成する。

【0059】次いで、図4(A)に示すようにレジストからなるマスクを除去せずに第3のエッチング処理を行う。この第3のエッチング処理では第1の導電層のテーパ部を部分的にエッチングして、半導体層と重なる領域を縮小するために行われる。第3のエッチング処理は、エッチングガスにCHF<sub>3</sub>を用い、反応性イオンエッチング法(RIE法)を用いて行う。本実施例では、チャンバー圧力6.7Pa、RF電力800W、CHF<sub>3</sub>ガス流量 $35\text{ sccm}$ で第3のエッチング処理を行った。第3のエッチングにより、第1の導電層341～344が形成される。

【0060】この第3のエッチング処理時、同時に絶縁膜319もエッチングされて、高濃度不純物領域333～336の一部は露呈し、絶縁膜346a～346d、



347が形成される。なお、本実施例では、高濃度不純物領域333～336の一部が露呈するエッチング条件を用いたが、絶縁膜の膜厚やエッチング条件を変更すれば、高濃度不純物領域に薄く絶縁膜が残るようにすることもできる。

【0061】上記第3のエッチングによって、第1の導電層341～344と重ならない不純物領域（LDD領域）337a～340aが形成される。なお、不純物領域（GOLD領域）337b～340bは、第1の導電層341～344と重なったままである。

【0062】また、第1の導電層341と第2の導電層324bとで形成された電極は、後の工程で形成される駆動回路のnチャンネル型TFETのゲート電極となり、第1の導電層342と第2の導電層325bとで形成された電極は、後の工程で形成される駆動回路のpチャンネル型TFETのゲート電極となる。同様に、第1の導電層343と第2の導電層326bとで形成された電極は、後の工程で形成される画素部のnチャンネル型TFETのゲート電極となり、第1の導電層344と第2の導電層327bとで形成された電極は、後の工程で形成される画素部のnチャンネル型TFETのゲート電極となる。さらに第1の導電層345と第2の導電層328bとで形成された電極は、後の工程で形成される画素部の保持容量の一方の電極となる。

【0063】このようにして、本実施例は、第1の導電層341～344と重なる不純物領域（GOLD領域）337b～340bにおける不純物濃度と、第1の導電層341～344と重ならない不純物領域（LDD領域）337a～340aにおける不純物濃度との差を小さくすることができ、TFET特性を向上させることができる。

【0064】次いで、レジストからなるマスクを除去した後、新たにレジストからなるマスク348、349を形成して第3のドーピング処理を行う。この第3のドーピング処理により、pチャンネル型TFETの活性層となる半導体層に前記一導電型（n型）とは逆の導電型（p型）を付与する不純物元素が添加された不純物領域350～355を形成する。（図4（B））第1の導電層342、344を不純物元素に対するマスクとして用い、p型を付与する不純物元素を添加して自己整合的に不純物領域を形成する。本実施例では、不純物領域350～355はジボラン（ $B_2H_6$ ）を用いたイオンドープ法で形成する。なお、この第3のドーピング処理の際には、nチャンネル型TFETを形成する半導体層はレジストからなるマスク348、349で覆われている。第1のドーピング処理及び第2のドーピング処理によって、不純物領域348、349にはそれぞれ異なる濃度でリンが添加されているが、そのいずれの領域においてもp型を付与する不純物元素の濃度が $2 \times 10^{20} \sim 2 \times 10^{21} \text{atom/cm}^3$ となるようにドーピング処理することにより、p

チャンネル型TFETのソース領域およびド레인領域として機能するために何ら問題は生じない。本実施例では、第3のエッチング処置によって、pチャンネル型TFETの活性層となる半導体層の一部が露呈されたため、不純物元素（ボロン）を添加しやすい利点を有している。

【0065】以上までの工程でそれぞれの半導体層に不純物領域が形成される。

【0066】次いで、レジストからなるマスク348、349を除去して第1の層間絶縁膜となる絶縁膜356を形成する。この絶縁膜としては、プラズマCVD法またはスパッタ法を用い、厚さを100～200nmとしてシリコンを含む絶縁膜で形成する。本実施例では、プラズマCVD法により膜厚150nmの酸化窒化シリコン膜を形成した。勿論、ここで形成される絶縁膜は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0067】次いで、図4（C）に示すように、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程はファーンズアニール炉を用いる熱アニール法で行う。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で行えばよく、本実施例では550℃、4時間の熱処理で活性化処理を行った。なお、熱アニール法他に、レーザーアニール法、またはラピッドサーマルアニール法（RTA法）を適用することができる。

【0068】なお、本実施例では、上記活性化処理と同時に、結晶化の際に触媒として使用したニッケルが高濃度のリンを含む不純物領域（333、335、350、353）にゲッタリングされ、主にチャンネル形成領域となる半導体層中のニッケル濃度が低減される。このようにして作製したチャンネル形成領域を有するTFETはオフ電流値が下がり、結晶性が良いことから高い電界効果移動度が得られ、良好な特性を達成することができる。

【0069】また、上述した絶縁膜を形成する前に活性化処理を行っても良い。ただし、用いた配線材料が熱に弱い場合には、本実施例のように配線等を保護するため層間絶縁膜（シリコンを主成分とする絶縁膜、例えば窒化珪素膜）を形成した後で活性化処理を行うことが好ましい。

【0070】さらに、3～100%の水素を含む雰囲気中で、300～550℃で1～12時間の熱処理を行い、半導体層を水素化する工程を行う。本実施例では水素を約3%の含む窒素雰囲気中で410℃、1時間の熱処理を行った。この工程は層間絶縁膜に含まれる水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0071】また、活性化処理としてレーザーアニール

法を用いる場合には、上記水素化を行った後、エキシマレーザーやYAGレーザー等のレーザー光を照射することが望ましい。

【0072】なお、本実施例では図5（A）に示すように先に形成した窒化酸化珪素膜からなる絶縁膜上に有機絶縁物材料から成る絶縁膜を形成することにより積層構造を有する第一の層間絶縁膜357を形成する。本実施例では膜厚1.6 $\mu$ mのアクリル樹脂膜を形成した。次いで、各不純物領域333、335、350、353に達するコンタクトホールを形成するためのパターンニングを行う。

【0073】なお、ここで用いる有機絶縁材料としては、有機樹脂を材料とする膜を用い、その有機樹脂としては、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）といった材料を用いることができる。特に有機絶縁材料は、平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。アクリルの膜厚として好ましくは1～5 $\mu$ m（さらに好ましくは2～4 $\mu$ m）とすればよい。また、コンタクトホールの形成には、ドライエッチングまたはウエットエッチングを用いることができる。

【0074】そして、各不純物領域333、335、350、353とそれぞれ電氣的に接続する配線358～365を形成する。なお、ここで形成される配線365は、本発明における遮光部として機能する。そして、膜厚50nmのTi膜と、膜厚500nmの合金膜（AlとTiとの合金膜）との積層膜をパターンニングして形成するが、他の導電膜を用いても良い。

【0075】具体的に遮光部に用いる材料としては、Al、Ta、Nb、Mo、Agといった反射率の高い材料を用いることが好ましい。なお、本明細書中でいう反射率の高い材料としては、可視光領域における光の反射率が60%以上であることが好ましく、更に好ましくは反射率が80%以上である材料のことをいう。

【0076】また、光を遮断する機能を有する材料を用いる場合には、透過率の低い材料を用いることが望ましい。

【0077】次いで、その上に透明導電膜を80～120nmの厚さで形成し、パターンニングすることによって透明電極367を形成する。（図5（A））なお、本実施例では、透明電極として酸化インジウム・スズ（ITO）膜や酸化インジウムに2～20[%]の酸化亜鉛（ZnO）を混合した透明導電膜を用いる。以上により、透明電極と遮光部を同一の層に形成することができる。

【0078】また、透明電極367は、ドレイン配線365と接して重ねて形成することによって電流制御用TFTのドレイン領域と電氣的な接続が形成される。

【0079】次に、図5（B）に示すように、珪素を含む絶縁膜（本実施例では酸化珪素膜）を500[nm]の厚さに形成し、透明電極367に対応する位置に開口部を

形成して、バンクとして機能する第2の層間絶縁368を形成する。開口部を形成する際、ウエットエッチング法を用いることで容易にテーパ形状の側壁とすることが出来る。開口部の側壁が十分になだらかでないで段差に起因するEL層の劣化が顕著な問題となってしまうため、注意が必要である。

【0080】次に、EL層369および陰極（MgAg電極）370を、真空蒸着法を用いて大気解放しないで連続形成する。なお、EL層369の膜厚は80～200[nm]（典型的には100～120[nm]）、陰極370の厚さは180～300[nm]（典型的には200～250[nm]）とすれば良い。

【0081】この工程では、赤色に対応する画素、緑色に対応する画素および青色に対応する画素に対して順次、EL層および陰極を形成する。但し、EL層は溶液に対する耐性に乏しいためフォトリソグラフィ技術を用いずに各色個別に形成しなくてはならない。そこでメタルマスクを用いて所望の画素以外を隠し、必要箇所だけ選択的にEL層および陰極を形成するのが好ましい。

【0082】即ち、まず赤色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて赤色発光のEL層を選択的に形成する。次いで、緑色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて緑色発光のEL層を選択的に形成する。次いで、同様に青色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて青色発光のEL層を選択的に形成する。なお、ここでは全て異なるマスクを用いるように記載しているが、同じマスクを使いまわしても構わない。

【0083】ここではRGBに対応した3種類のEL素子を形成する方式を用いたが、白色発光のEL素子とカラーフィルターを組み合わせた方式、青色または青緑発光のEL素子と蛍光体（蛍光性の色変換層：CCM）とを組み合わせた方式、陰極（対向電極）に透明電極を利用してRGBに対応したEL素子を重ねる方式などを用いても良い。

【0084】なお、EL層369としては公知の材料を用いることができる。例えば正孔注入層、正孔輸送層、発光層および電子注入層でなる4層構造をEL層とすれば良い。

【0085】さらには、公知の高分子EL材料を用いて、スピンコート法によりEL層を形成しても良い。

【0086】次に、同じゲート信号線にゲート電極が接続されたスイッチング用TFTを有する画素（同じラインの画素）上に、メタルマスクを用いて陰極370を形成する。なお本実施例では陰極370としてMgAgを用いたが、本発明はこれに限定されない。陰極370としてLiF/Alといったような他の公知の材料を用いても良い。

【0087】最後に、窒化珪素膜でなるパッシベーション

ン膜371を300[nm]の厚さに形成する。パッシベーション膜371を形成しておくことで、EL層369を水分等から保護することができ、EL素子の信頼性をさらに高めることが出来る。

【0088】こうして図5(B)に示すような構造のELモジュールが完成する。なお、本実施例におけるELモジュールの作成工程においては、回路の構成および工程の関係上、ゲート電極を形成している材料であるTa、Wによってソース信号線を形成し、ソース、ドレイン電極を形成している配線材料であるAlによってゲート信号線を形成しているが、異なる材料を用いても良い。

【0089】また、nチャネル型TFT401及びpチャネル型TFT402を有する駆動回路406と、スイッチング用TFT403、及び電流制御用TFT404とを有する画素部407を同一基板上に形成することができる。

【0090】駆動回路406のnチャネル型TFT401はチャンネル形成領域372、ゲート電極の一部を構成する第1の導電層341と重なる低濃度不純物領域337b(GOLD領域)、ゲート電極の外側に形成される低濃度不純物領域337a(LDD領域)とソース領域またはドレイン領域として機能する高濃度不純物領域333を有している。pチャネル型TFT402にはチャンネル形成領域373、ゲート電極の一部を構成する第1の導電層342と重なる不純物領域338b、ゲート電極の外側に形成される不純物領域338a、ソース領域またはドレイン領域として機能する不純物領域334を有している。

【0091】画素部407のスイッチング用TFT403にはチャンネル形成領域374、ゲート電極を形成する第1の導電層343と重なる低濃度不純物領域339b(GOLD領域)、ゲート電極の外側に形成される低濃度不純物領域339a(LDD領域)とソース領域またはドレイン領域として機能する高濃度不純物領域335を有している。電流制御用TFT404にはチャンネル形成領域375、ゲート電極を形成する第1の導電層344と重なる低濃度不純物領域355(GOLD領域)、ゲート電極の外側に形成される低濃度不純物領域354(LDD領域)とソース領域またはドレイン領域として機能する高濃度不純物領域353を有している。また、本実施例において、TFTを形成するのとは別に不純物が添加される結晶質半導体膜を形成し、これを第1の電極とし、ゲート電極作製時に絶縁膜を挟んで第一の電極上に導電膜を形成して第2の電極とすることにより保持容量を形成してもよい。

【0092】〔実施例2〕実施例1においては、遮光部形成後に透明電極を形成する工程を用いて本発明を実施する方法について説明したが、図6に示すように透明電極601を形成してからドレイン配線としても機能する

遮光部605を設けてもよい。

【0093】本実施例のように遮光部(ドレイン配線)605をこれに対して膜厚の薄い透明電極601上に一部重なるように形成することで、遮光部(ドレイン配線)605と透明電極601との電気的な接続部分が容易に形成されるようになる。なお、本実施例の構成は、実施例1の構成と自由に組み合わせて用いることができる。

【0094】〔実施例3〕次に透明電極の端部を覆うように形成される遮光部の形状を、その上面構造と断面構造について図7に示す。なお、本実施例では、透明電極703を陽極、不透明電極を陰極とした場合について説明する。

【0095】図7(A)は、上面図であるが、遮光部701は、陽極702の端部全てを覆う形状である。このような形状にすることで、陽極の端部から漏れる光を全て反射又は遮断することができる。なお、この時形成される遮光部の幅は、隣り合う陽極間の距離xに対して2/3以上を占めるのが好ましい。なお、図7(A)に示す陽極703は、陽極702の隣りの画素である。また、ここでの遮光部の幅とは、陽極702の遮光部の幅(y)及び陽極703の各遮光部の幅(y')を含めた長さ(y+y')である。

【0096】次に図7(B)も上面図であるが、図7(A)と異なり上面から見て4カ所に遮光部711a~711dを設ける形状である。このような形状にすることで、隣り合う画素が一つの遮光部を兼用することができるため、画素部の画素数が増えて高精細化した場合に画素部を占有する遮光部の面積が少なく済むので有効である。

【0097】図7(C)には、遮光部の断面形状を示す。ここでの断面構造とは、図7(A)及び(B)においてa-a'で紙面に垂直に切断したときに現れる面の形状のことをいう。なお、aは、陽極702および712に対して外側であり、a'は、陽極702および712の内側をさす。図7(C)において、遮光部721は、EL素子形成面722に対して垂直形成され、遮光面723において陽極の端部と接している。

【0098】次に図7(D)において、遮光部731は、EL素子形成面732に対して逆テーパ状に形成され、遮光面733において陽極の端部と接している。

【0099】次に図7(E)において、遮光部741は、EL素子形成面742に対して図に示すような凹凸状に形成され、遮光面743において透明電極の端部と接している。

【0100】なお、本実施例の構成は、実施例1および実施例2の構成と自由に組み合わせて用いることができる。

【0101】〔実施例4〕本実施例では、実施例1で示したようにドレイン配線からなる遮光部を設けるのでは

なく、実施例１に示した透明電極形成後に設けられる第２層間絶縁膜を遮光性の絶縁材料で形成することにより遮光部として機能させる。なお、本実施例では、透明電極を陽極とし、不透明電極を陰極とした場合について説明する。

【０１０２】なお、本実施例でいう遮光性の絶縁材料としては、黒色顔料やカーボンを含むポリイミド、ポリアミド、アクリル、ＢＣＢ（ベンゾシクロブテン）といった材料が好ましい。

【０１０３】本実施例における構造を図８に示すが、ここでは、実施例１とは異なりドレイン配線の膜厚を薄くして形成することができる。これによりドレイン配線８００上に透明電極８０１の一部を重ねて形成することが容易になる。また、意図的に遮光部を設けるのではないため、画素部の高精細化に対応できる。

【０１０４】陽極８０１を形成した後、遮光性の第２層間絶縁膜８０５を設け、さらにＥＬ層８０２、陰極８０３およびパッシベーション膜８０６を積層することで本実施例の構造を完成させる。なお、ここで示す電流制御用ＴＦＴ８０７は、実施例１で示したのと同じものを用いればよい。

【０１０５】なお、本実施例の構成は、実施例１～実施例３の構成と自由に組み合わせて用いることができる。

【０１０６】〔実施例５〕本実施例では、実施例１に示したのとは異なる構造のＴＦＴにおいて本発明を実施した場合について図９および図１０を用いて説明する。

【０１０７】図９に示すように、絶縁表面上に電流制御用ＴＦＴ９０６が形成される。なお、実施例１においては、第１層間絶縁膜形成後に電流制御用ＴＦＴと透明電極との接続配線を形成するという構造を示したが、本実施例では、第１層間絶縁膜形成後に電流制御用ＴＦＴと透明電極との接続配線を形成し、第２層間絶縁膜形成後に透明電極を形成することにより得られる構造を本実施例に用いる場合について説明する。また、本実施例における発光装置の作製方法については、後で詳しく説明する。また、本実施例では、透明電極を陽極とし、不透明電極を陰極とした場合について説明する。

【０１０８】図９に示すように電流制御用ＴＦＴ９０６に電氣的に接続した陽極９０１を形成した後で、陽極９０１に接しないように遮光部９０５をスパッタリング法により形成する。この時の遮光部９０５の材料としては、Ａｌ、Ｔａ、Ｎｂ、Ｍｏ、Ａｇといった反射率の高い材料が好ましく、本実施例では、Ａｇを用いて遮光部を形成した。

【０１０９】なお、遮光部９０５を形成する膜厚は１００～８００ｎｍが好ましいが、更に好ましくは、３００～６００ｎｍとするのがよい。また、本実施例においては、陽極９０１と遮光部９０５は接しないように形成する必要がある。

【０１１０】本実施例では、陽極９０１を先に形成した

後、遮光部９０５を形成するが、陽極９０１と遮光部９０５のどちらを先に形成させても良い。そして、陽極９０１と遮光部９０５を形成させた後でＥＬ層９０２及び陰極９０３を形成させ、最後に絶縁材料からなるパッシベーション膜９０７を形成して、ＥＬモジュールを完成させる。

【０１１１】次に、本実施例で示すＥＬモジュールの構造について、図１０の断面構造により説明する。

【０１１２】図１０において、１１は基板、１２は下地となる絶縁膜（以下、下地膜という）である。基板１１としては透光性基板、代表的にはガラス基板、石英基板、ガラスセラミックス基板、又は結晶化ガラス基板を用いることができる。但し、作製プロセス中の最高処理温度に耐えるものでなくてはならない。また、本実施例の処理温度に耐える耐熱性を有するのであれば、プラスチック基板を用いてもよい。

【０１１３】また、下地膜１２は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜１２としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ $\text{SiO}_x\text{N}_y$ ： $x$ 、 $y$ は任意の整数、で示される）など珪素に対して酸素若しくは窒素を所定の割合で含ませた絶縁膜を指す。

【０１１４】１００１はスイッチング用ＴＦＴであり、 $n$ チャネル型ＴＦＴで形成されているが、スイッチング用ＴＦＴは、 $p$ チャネル型としてもよい。また、１００２は電流制御用ＴＦＴであり、図１０は、電流制御用ＴＦＴ１００２が $p$ チャネル型ＴＦＴで形成された場合を示している。つまり、この場合は、電流制御用ＴＦＴ１００２のドレイン電極は、ＥＬ素子の陽極に接続される。しかし、電流制御用ＴＦＴが $n$ チャネル型ＴＦＴで形成された場合には、電流制御用ＴＦＴはＥＬ素子の陰極に接続される。

【０１１５】 $n$ チャネル型ＴＦＴの電界効果移動度は $p$ チャネル型ＴＦＴの電界効果移動度よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにもＴＦＴサイズは $n$ チャネル型ＴＦＴの方が小さくできる。

【０１１６】ただし、本発明において、スイッチング用ＴＦＴと電流制御用ＴＦＴを $n$ チャネル型ＴＦＴに限定する必要はなく、両方又はどちらか片方に $p$ チャネル型ＴＦＴを用いることも可能である。

【０１１７】スイッチング用ＴＦＴ１００１は、ソース領域１３、ドレイン領域１４、ＬＤＤ領域１５ａ～１５ｄ、分離領域１６及びチャネル形成領域１７ａ、１７ｂを含む活性層、ゲート絶縁膜１８、ゲート電極１９ａ、１９ｂ、第１層間絶縁膜２０、ソース配線２１並びにドレイン配線２２を有して形成される。なお、ゲート絶縁膜

18又は第1層間絶縁膜20は基板上の全TFTに共通であっても良いし、回路又は素子に応じて異ならせても良い。

【0118】また、スイッチング用TFT1001はゲート電極19a、19bが電氣的に接続されており、いわゆるダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であっても良い。

【0119】マルチゲート構造はオフ電流を低減する上で極めて有効であり、スイッチング用TFTのオフ電流を十分に低くすれば、それだけコンデンサ（図示せず）に必要な容量を小さくすることができる。即ち、コンデンサの専有面積を小さくすることができるので、マルチゲート構造とすることはEL素子の有効発光面積を広げる上でも有効である。

【0120】さらに、スイッチング用TFT1001においては、LDD領域15a～15dは、ゲート絶縁膜18を介してゲート電極19a、19bと重ならないように設ける。このような構造はオフ電流を低減する上で非常に効果的である。また、LDD領域15a～15dの長さ（幅）は2.0～12.0 $\mu$ m、代表的には6.0～10.0 $\mu$ mとすれば良い。

【0121】なお、チャネル形成領域とLDD領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層でなり、ゲート電圧が印加されない領域）を設けることはオフ電流を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた分離領域16（ソース領域又はドレイン領域と同一の濃度で同一の不純物元素が添加された領域）がオフ電流の低減に効果的である。

【0122】次に、電流制御用TFT1002は、ソース領域26、ドレイン領域27、チャネル形成領域29、ゲート絶縁膜18、ゲート電極30、第1層間絶縁膜20、ソース配線31並びにドレイン配線32を有して形成される。なお、ゲート電極30はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0123】また、スイッチング用TFTのドレイン領域は電流制御用TFTのゲートに接続されている。具体的には電流制御用TFT1002のゲート電極30はスイッチング用TFT1001のドレイン領域14とドレイン配線（接続配線とも言える）22を介して電氣的に接続されている。

【0124】また、流しうる電流量を多くするという観点から見れば、電流制御用TFT1002の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～80nm）ことも有効である。逆に、スイッチング用TFT1001

の場合はオフ電流を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは20～50nm、さらに好ましくは25～40nm）ことも有効である。

【0125】以上は画素内に設けられたTFTの構造について説明したが、このとき同時に駆動回路も形成される。図10には駆動回路を形成する基本単位となるCMOS回路が図示されている。

【0126】図10においては極力動作速度を落とさないようにしつつホットキャリア注入を低減させる構造を有するTFTをCMOS回路のnチャネル型TFT1004として用いる。なお、ここでのいう駆動回路としては、データ信号駆動回路、ゲート信号駆動回路を指す。勿論、他の論理回路（レベルシフタ、A/Dコンバータ、信号分割回路等）を形成することも可能である。

【0127】nチャネル型1004の活性層は、ソース領域35、ドレイン領域36、LDD領域37及びチャネル形成領域38を含み、LDD領域37はゲート絶縁膜18を介してゲート電極39と重なっている。本明細書中では、このLDD領域37をLoV領域ともいう。

【0128】ドレイン領域側のみにLDD領域を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT1004はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、LDD領域37は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0129】また、CMOS回路のpチャネル型TFT1005は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。従って活性層はソース領域40、ドレイン領域41及びチャネル形成領域42を含み、その上にはゲート絶縁膜18とゲート電極43が設けられる。勿論、nチャネル型TFT1004と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0130】また、nチャネル型TFT1004及びpチャネル型TFT1005はそれぞれ第1層間絶縁膜20に覆われ、ソース配線44、45が形成される。また、ドレイン配線46によって両者は電氣的に接続される。そして、この上に第1パッシベーション膜47が形成される。

【0131】また、48は第2層間絶縁膜であり、TFTによってできる段差の平坦化を行う平坦化膜としての機能を有する。第2層間絶縁膜48としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。これらの有機樹脂膜は良好な平坦面を形成しやすく、比誘電率が低いという利点を有する。EL層は凹凸に非常に敏感であるため、TFTによる段差は第2層間絶縁膜で殆ど

吸収してしまうことが望ましい。また、ゲート配線やデータ配線とＥＬ素子の陰極との間に形成される寄生容量を低減する上で、比誘電率の低い材料を厚く設けておくことが望ましい。従って、膜厚は $0.5 \sim 5 \mu\text{m}$ （好ましくは $1.5 \sim 2.5 \mu\text{m}$ ）が好ましい。

【０１３２】つぎに、パターンニングにより遮光部５１を形成する。遮光部５１を形成する材料としては、可視光領域における光の反射率が６０％以上である材料を用いることが好ましく、更に好ましくは光の反射率が８０％以上である材料を用いることが好ましい。具体的には、 $\text{Ag}$ 、 $\text{Al}$ 、 $\text{Ta}$ 、 $\text{Nb}$ 、 $\text{Mo}$ 、 $\text{Cu}$ 、 $\text{Mg}$ 、 $\text{Ni}$ 、 $\text{Pb}$ といった材料のことをいうが、本実施例では、 $\text{Al}$ を $500\text{nm}$ 成膜した後パターンニングして画素の端部にかからないような位置に遮光部５１を設ける。

【０１３３】また、４９は酸化物導電膜からなる陽極（ＥＬ素子の陽極）であり、第２層間絶縁膜４８にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用ＴＦＴ１００２のドレイン配線３２に接続されるように形成される。

【０１３４】陽極４９の上にはＥＬ層５２が設けられる。ＥＬ層５２は単層又は積層構造で用いられるが、積層構造で用いた方が発光効率は良い。一般的には透明電極上に正孔注入層／正孔輸送層／発光層／電子輸送層の順に形成されるが、正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層のような構造でも良い。本発明では公知のいずれの構造を用いても良いし、ＥＬ層に対して蛍光性色素等をドーピングしても良い。

【０１３５】有機ＥＬ材料としては、例えば、以下の米国特許又は公開公報に開示された材料を用いることができる。米国特許第４，３５６，４２９号、米国特許第４，５３９，５０７号、米国特許第４，７２０，４３２号、米国特許第４，７６９，２９２号、米国特許第４，８８５，２１１号、米国特許第４，９５０，９５０号、米国特許第５，０５９，８６１号、米国特許第５，０４７，６８７号、米国特許第５，０７３，４４６号、米国特許第５，０５９，８６２号、米国特許第５，０６１，６１７号、米国特許第５，１５１，６２９号、米国特許第５，２９４，８６９号、米国特許第５，２９４，８７０号、特開平１０－１８９５２５号公報、特開平８－２４１０４８号公報、特開平８－７８１５９号公報。

【０１３６】なお、発光装置には大きく分けて四つのカラー化表示方式があり、 $\text{R}$ （赤） $\text{G}$ （緑） $\text{B}$ （青）に対応した三種類のＥＬ素子を形成する方式、白色発光のＥＬ素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のＥＬ素子と蛍光体（蛍光性の色変換層： $\text{CCM}$ ）とを組み合わせた方式、陰極に透明電極を使用し、 $\text{RGB}$ に対応したＥＬ素子を重ねる方式がある。

【０１３７】ＥＬ層５２の上にはＥＬ素子の陰極５３が

設けられる。陰極５３としては、仕事関数の小さいマグネシウム（ $\text{Mg}$ ）、リチウム（ $\text{Li}$ ）若しくはカルシウム（ $\text{Ca}$ ）を含む材料を用いる。好ましくは $\text{Mg}:\text{Ag}$ （ $\text{Mg}$ と $\text{Ag}$ を $\text{Mg}:\text{Ag}=10:1$ で混合した材料）となる電極を用いれば良い。他にも $\text{Mg}:\text{Ag}:\text{Al}$ 電極、 $\text{Li}:\text{Al}$ 電極、また、 $\text{LiF}:\text{Al}$ 電極が挙げられる。

【０１３８】陰極５３はＥＬ層５２を形成した後、大気解放しないで連続的に形成することが望ましい。陰極５３とＥＬ層５２との界面状態はＥＬ素子の発光効率に大きく影響するからである。なお、本実施例では、陽極４９、ＥＬ層５２及び陰極５３で形成される発光素子をＥＬ素子１００３と呼ぶ。

【０１３９】ＥＬ層５２と陰極５３からなる積層体は、各画素で個別に形成する必要があるが、ＥＬ層５２は水分に極めて弱いため、通常のアトモグラフィ技術を用いることができない。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマＣＶＤ法等の気相法で選択的に形成することが好ましい。

【０１４０】なお、ＥＬ層５２を選択的に形成する方法として、インクジェット法やスクリーン印刷法等を用いることも可能である。

【０１４１】また、５４は保護電極であり、陰極５３を外部の水分等から保護すると同時に、各画素の陰極５３を接続するための電極である。保護電極５４としては、アルミニウム（ $\text{Al}$ ）、銅（ $\text{Cu}$ ）若しくは銀（ $\text{Ag}$ ）を含む低抵抗な材料を用いることが好ましい。この保護電極５４にはＥＬ層の発熱を緩和する放熱効果も期待できる。また、上記ＥＬ層５２、陰極５３を形成した後、大気解放しないで連続的に保護電極５４まで形成することも有効である。

【０１４２】さらに保護電極５４上に絶縁材料からなるパッシベーション５５を形成して、本実施例におけるＥＬモジュールを完成する。

【０１４３】なお、本実施例の構成は、実施例１～実施例４の構成と自由に組み合わせることができる。

【０１４４】〔実施例６〕本実施例では、実施例５で示したものとＴＦＴ構造の異なるＥＬモジュールを用いる場合について図１１により説明する。すなわち、本実施例ではボトムゲート型のＴＦＴを用いた例について説明する。なお、本実施例の場合には、構造上配線を遮光部として用いることができないため、新たに遮光部を設ける構造となる。また、本実施例では、透明電極を陽極とし、不透明電極を陰極とした場合について説明する。

【０１４５】図１１では、画素ＴＦＴのうち電流制御用ＴＦＴについてのみ説明する。１１０１は基板であり、１１０２は下地となる絶縁膜（以下、下地膜という）である。基板１１０１としては透光性基板、代表的にはガラス基板、石英基板、ガラスセラミックス基板、又は結

晶化ガラス基板を用いることができる。但し、作製プロセス中の最高処理温度に耐えるものでなくてはならない。

【0146】また、下地膜1102は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜1102としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ $\text{SiO}_x\text{N}_y$ ：x、yは任意の整数、で示される）など珪素に対して酸素若しくは窒素を所定の割合で含ませた絶縁膜を指す。

【0147】1103は電流制御用TFTであり、pチャネル型TFTで形成されている。ELの発光方向が基板の下面（TFT及びEL層が設けられていない面）の場合、スイッチング用TFTがnチャネル型TFTで形成され、電流制御用TFTがpチャネル型TFTで形成される構成であることが好ましい。しかし本発明はこの構成に限定されない。スイッチング用TFTと電流制御用TFTは、nチャネル型TFTでもpチャネル型TFTでも、どちらでも構わない。

【0148】電流制御用TFT1103は、ソース領域1104、ドレイン領域1105及びチャネル形成領域1106を含む活性層と、ゲート絶縁膜1107と、ゲート電極1108と、第1層間絶縁膜1109と、配線（1）1110並びに配線（2）1111を有して形成される。本実施例において電流制御用TFT1103はpチャネル型TFTである。

【0149】また、図示してはいないが、スイッチング用TFTのドレイン領域は電流制御用TFT1103のゲート電極1108に接続されている。具体的には電流制御用TFT1103のゲート電極1108はスイッチング用TFTのドレイン領域（図示せず）とドレイン配線（図示せず）を介して電気的に接続されている。なお、ゲート電極1108はシングルゲート構造となっているが、マルチゲート構造であっても良い。また、電流制御用TFT1103の配線（2）1111は電流供給線（図示せず）に接続される。

【0150】電流制御用TFT1103はEL素子に注入される電流量を制御するための素子であり、比較的多くの電流が流れる。そのため、チャネル幅（W）はスイッチング用TFTのチャネル幅よりも大きく設計することが好ましい。また、電流制御用TFT1103に過剰な電流が流れないように、チャネル長（L）は長めに設計することが好ましい。望ましくは一画素あたり0.5～2 $\mu\text{A}$ （好ましくは1～1.5 $\mu\text{A}$ ）となるようにする。

【0151】またさらに、電流制御用TFT1103の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～8

0nm）ことによって、TFTの劣化を抑えてもよい。

【0152】ここまでの実施例5で示したTFTと逆スタガ型のTFTの構造上の相違点であり、これ以降は、実施例5と同様にして本発明を実施することができる。

【0153】つまり、電流制御用TFT1103を形成した後、第1層間絶縁膜及び第2層間絶縁膜が形成され、電流制御用TFT1103と電気的に接続された陽極1113が形成される。そして、陽極1113が形成された後に、遮光部1112を形成する。

【0154】具体的に遮光部に用いる材料としては、Al、Ta、Nb、Mo、Agといった反射率の高い材料を用いることが好ましい。なお、本明細書中でいう反射率の高い材料としては、可視光領域における光の反射率が60%以上であることが好ましく、更に好ましくは反射率が80%以上である材料のことをいう。

【0155】また、光を遮断する機能を有する材料を用いる場合には、透過率の低い材料を用いることが望ましい。

【0156】なお、遮光部1112はスパッタリング法により成膜された後、パターニングにより形成される。

【0157】つぎにEL層1114及び陰極1115が形成され、さらに陰極1115上に絶縁材料からなるパッシベーション膜を形成することにより、逆スタガ型のTFT構造を有するELモジュールを形成することができる。

【0158】なお、本実施例の構成は、実施例1～実施例5の構成と自由に組み合わせ用いることができる。

【0159】〔実施例7〕本実施例では、これまでの実施例において遮光部もしくは光を遮断する機能を備えたELモジュールをさらに発光装置として完成させる方法について説明する。なお、本実施例では、透明電極を陽極とし、不透明電極を陰極とした場合について説明する。

【0160】図12（A）は、EL素子の封止までを行った状態を示す上面図、図12（B）は図12（A）をA-A'で切断した断面図である。点線で示された1201はソース側駆動回路、1202は画素部、1203はゲート側駆動回路である。また、1204はカパ材、1205は第1シール材、1206は第2シール材であり、第1シール材1205で囲まれた内側には封止材1207が設けられる。

【0161】なお、1208はソース側駆動回路1201及びゲート側駆動回路1203に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）1209からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。本明細書におけるEL表示装置には、EL表示装置本体だけで

なく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。

【0162】次に、断面構造について図12（B）を用いて説明する。基板1210の上方には画素部1202、ゲート側駆動回路1203が形成されており、画素部1202は電流制御用TFT1211とそのドレインに電気的に接続された透明電極1212を含む複数の画素により形成される。また、ゲート側駆動回路1203はnチャネル型TFT1213とpチャネル型TFT1214とを組み合わせたCMOS回路（図5参照）を用いて形成される。

【0163】陽極1212の両端にはバンク1215が形成され、陽極1212上にはEL層1216およびEL素子の陰極1217が形成される。

【0164】陰極1217は全画素に共通の配線としても機能し、接続配線1208を経由してFPC1209に電気的に接続されている。さらに、画素部1202及びゲート側駆動回路1203に含まれる素子は全て陰極1217およびパッシベーション膜1218で覆われている。

【0165】また、第1シール材1205によりカバー材1204が貼り合わされている。なお、カバー材1204とEL素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、第1シール材1205の内側には封止材1207が充填されている。なお、第1シール材1205、封止材1207としてはエポキシ系樹脂を用いるのが好ましい。また、第1シール材1205はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、封止材1207の内部に吸湿効果をもつ物質や酸化を防止する効果をもつ物質を含有させても良い。

【0166】EL素子を覆うようにして設けられた封止材1207はカバー材1204を接着するための接着剤としても機能する。また、本実施例ではカバー材1204を構成するプラスチック基板の材料としてFRP（Fiberglass-Reinforced Plastics）、PVF（ポリビニルフロライド）、マイラー、ポリエステルまたはアクリルを用いることができる。

【0167】また、封止材1207を用いてカバー材1204を接着した後、封止材1207の側面（露呈面）を覆うように第2シール材1206を設ける。第2シール材1206は第1シール材1205と同じ材料を用いることができる。

【0168】以上のような構造でEL素子を封止材1207に封入することにより、EL素子を外部から完全に遮断することができ、外部から水分や酸素等のEL層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置を得ることができる。

【0169】なお、本実施例の構成は、実施例1～実施

例6の構成と自由に組み合わせ用いることができる。

【0170】〔実施例8〕本発明の発光装置は、自発光型であるため液晶ディスプレイに比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電気器具の表示部として用いることができる。例えば、TV放送等を大画面で鑑賞するには対角30インチ以上（典型的には40インチ以上）のディスプレイの表示部において本発明の発光装置を用いると良い。

【0171】なお、本実施例に示すディスプレイには、パソコン用表示装置、TV放送受信用表示装置、広告表示用表示装置等の全ての情報表示用表示装置が含まれる。また、その他にも様々な電気器具の表示部に本発明の発光装置を用いることができる。

【0172】その様な本発明の電気器具としては、ビデオカメラ、デジタルカメラ、ゴーグル型表示装置（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはデジタルビデオディスク（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、ELディスプレイを用いることが望ましい。それら電気器具の具体例を図13および図14に示す。

【0173】図13（A）はELディスプレイであり、筐体1301、支持台1302、表示部1303等を含む。本発明の発光装置は表示部1303にて用いることができる。なお、本発明の発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。

【0174】図13（B）はビデオカメラであり、本体1311、表示部1312、音声入力部1313、操作スイッチ1314、バッテリー1315、受像部1316等を含む。本発明の発光装置は表示部1312にて用いることができる。

【0175】図13（C）はヘッドマウントELディスプレイの一部（右片側）であり、本体1321、信号ケーブル1322、頭部固定バンド1323、表示部1324、光学系1325、表示装置1326等を含む。本発明の発光装置は表示装置1326にて用いることができる。

【0176】図13（D）は記録媒体を備えた画像再生装置（具体的にはDVD再生装置）であり、本体1331、記録媒体（DVD等）1332、操作スイッチ1333、表示部（a）1334、表示部（b）1335等を含む。表示部（a）1334は主として画像情報を表示し、表示部（b）1335は主として文字情報を表示



するが、本発明の発光装置はこれら表示部（a）１３３４、表示部（b）１３３５にて用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【０１７７】図１３（E）はゴーグル型表示装置（ヘッドマウントディスプレイ）であり、本体１３４１、表示部１３４２、アーム部１３４３を含む。本発明の発光装置は表示部１３４２にて用いることができる。

【０１７８】図１３（F）はパーソナルコンピュータであり、本体１３５１、筐体１３５２、表示部１３５３、キーボード１３５４等を含む。本発明の発光装置は表示部１３５３にて用いることができる。

【０１７９】なお、将来的にＥＬ材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型あるいはリア型のプロジェクターに用いることも可能となる。

【０１８０】また、上記電気器具はインターネットやＣＡＴＶ（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。ＥＬ材料の応答速度は非常に高いため、本発明の発光装置は動画表示に好ましい。

【０１８１】図１４（A）は携帯電話であり、本体１４０１、音声出力部１４０２、音声入力部１４０３、表示部１４０４、操作スイッチ１４０５、アンテナ１４０６を含む。本発明の発光装置は表示部１４０４にて用いることが出来る。なお、表示部１４０４は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【０１８２】図１４（B）は音響再生装置、具体的にはカーオーディオであり、本体１４１１、表示部１４１２、操作スイッチ１４１３、１４１４を含む。本発明の発光装置は表示部１４１２にて用いることが出来る。また、本実施例では車載用オーディオを示すが、携帯型や家庭用の音響再生装置に用いても良い。なお、表示部１４１４は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これは携帯型の音響再生装置において特に有効である。

【０１８３】図１４（C）はデジタルカメラであり、本

体１４２１、表示部（A）１４２２、接眼部１４２３、操作スイッチ１４２４、表示部（B）１４２５、バッテリー１４２６を含む。本発明の発光装置は、表示部

（A）１４２２、表示部（B）１４２５にて用いることができる。また、表示部（B）１４２５を、主に操作パネルとして用いる場合、黒色の背景に白色の文字を表示することで消費電力を抑えることができる。

【０１８４】また、本実施例にて示した携帯型電気器具においては、消費電力を低減するための方法としては、外部の明るさを感知するセンサ部を設け、暗い場所で使用する際には、表示部の輝度を落とすなどの機能を付加するなどといった方法が挙げられる。

【０１８５】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に用いることが可能である。また、本実施例の電気器具は実施例１～実施例７に示したいずれの構成を適用しても良い。

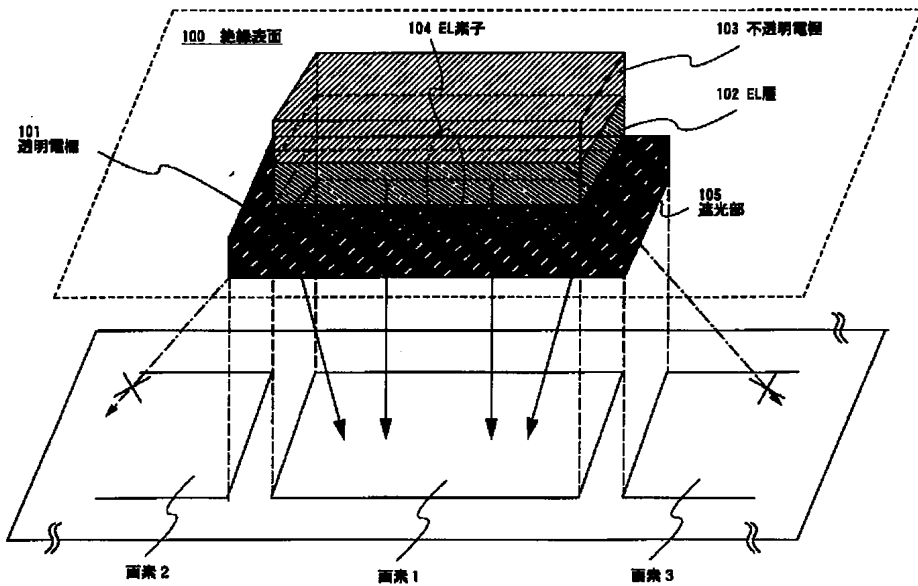
【０１８６】

【発明の効果】本発明を用いて、ＥＬ素子の透明電極の端部に遮光部を設けることで、透明電極から遮光部方向へ出射しようとする光が遮断される。これによりＥＬ層で生じた光が透明電極の端部から逃げることによる光の損失や隣の画素への光漏れを防ぐことができ、光の取り出し効率を大幅に高めることが可能となる。

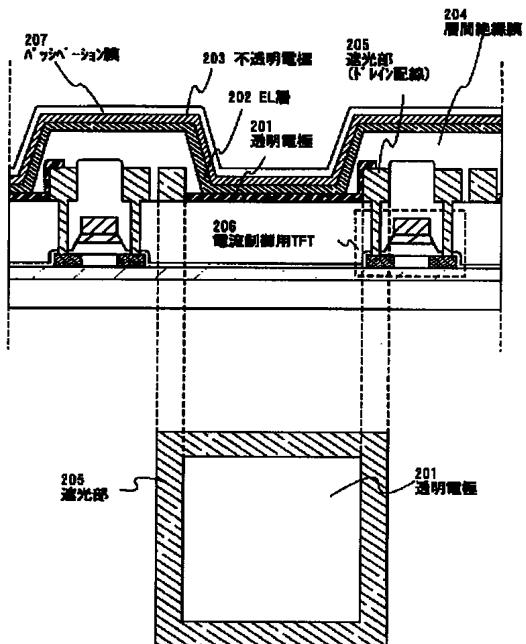
【図面の簡単な説明】

- 【図１】 本発明の遮光部の構成を示す図。
- 【図２】 発光装置の画素付近の断面構造を示す図。
- 【図３】 発光装置の作成工程を示す図。
- 【図４】 発光装置の作成工程を示す図。
- 【図５】 発光装置の作成工程を示す図。
- 【図６】 発光装置の画素付近の断面構造を示す図。
- 【図７】 遮光部の詳細を示す図。
- 【図８】 発光装置の画素付近の断面構造を示す図。
- 【図９】 発光装置の画素付近の断面構造を示す図。
- 【図１０】 発光装置の断面構造を示す図。
- 【図１１】 発光装置の画素付近の断面構造を示す図。
- 【図１２】 発光装置の外観を示す図。
- 【図１３】 電気器具の一例を示す図。
- 【図１４】 電気器具の一例を示す図。

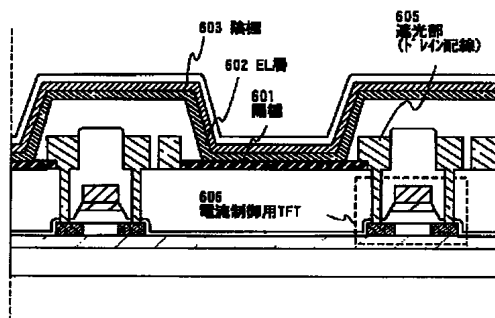
【圖 1】



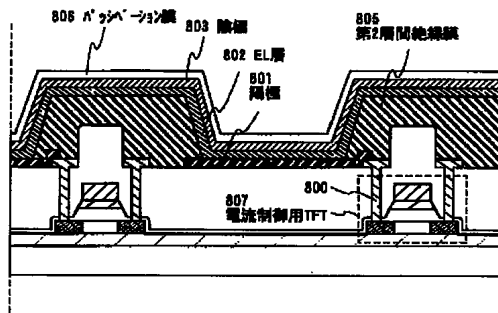
【圖 2】



【图 6】

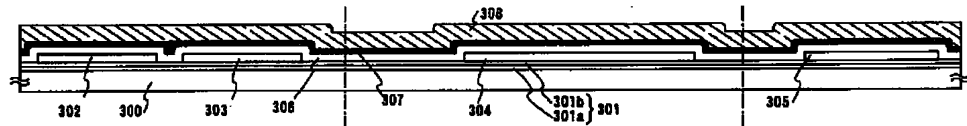


【図 8】

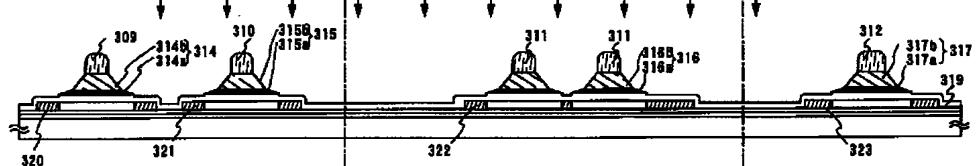


【図3】

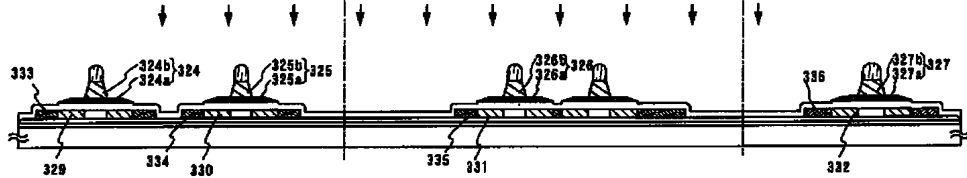
(A) 半導体層の形成/絶縁膜の形成/第1の導電膜と第2の導電膜の形成



(B) 第1のエッチング処理/第1のドーピング処理

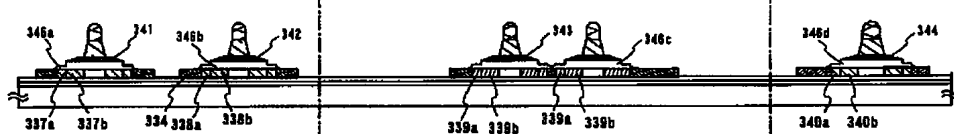


(C) 第2のエッチング処理/第2のドーピング処理

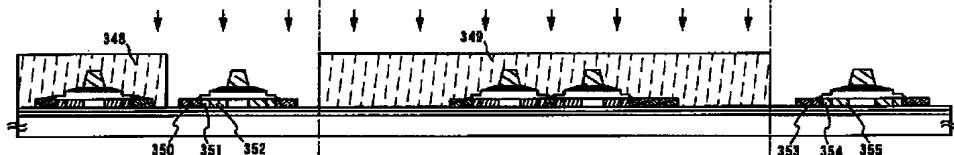


【図4】

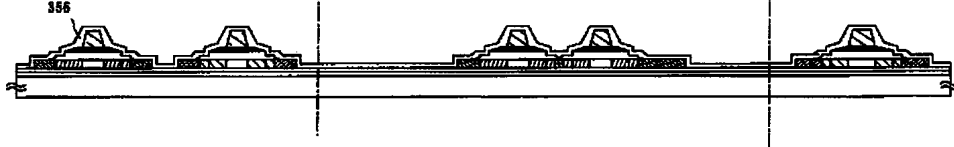
(A) 第3のエッチング処理



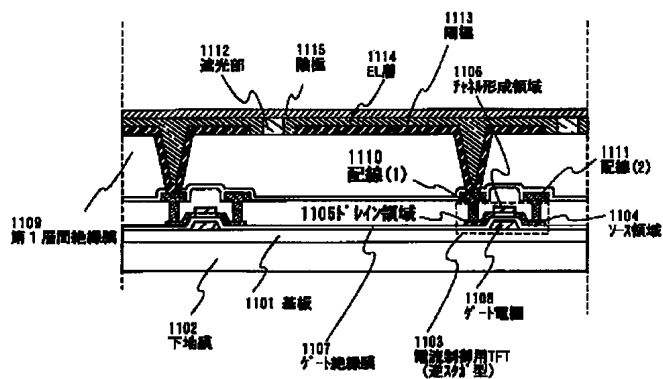
(B) 第3のドーピング処理



(C) 活性化処理

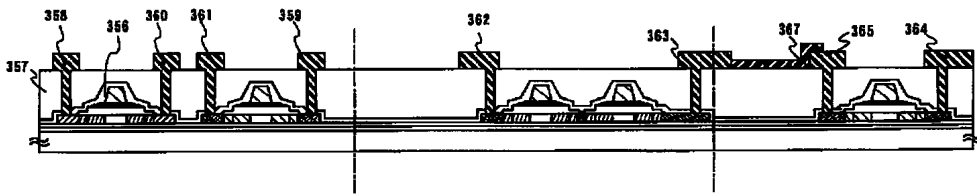


【図11】

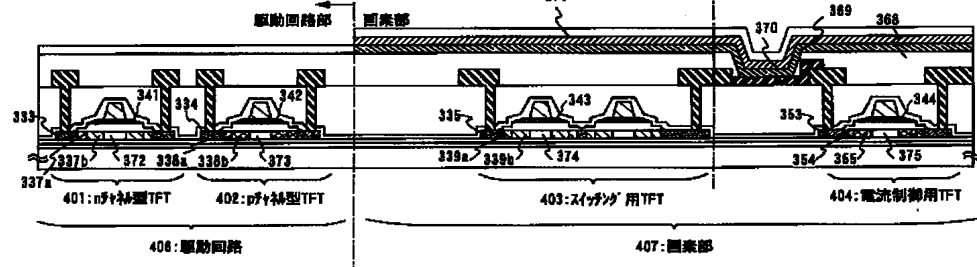


【図5】

(A) 第1, 第2の層間絶縁膜、配線、画素電極形成

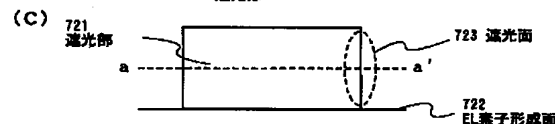
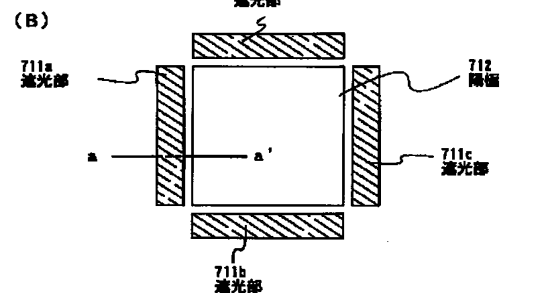
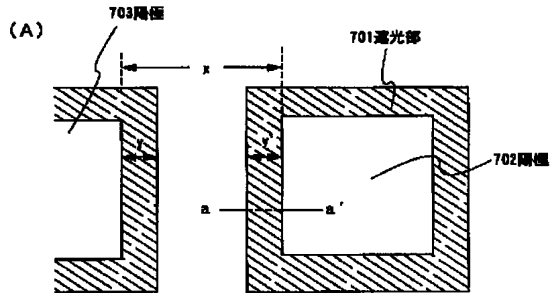


(B) 第3の層間絶縁膜、EL層、画素電極、パッシベーション膜形成

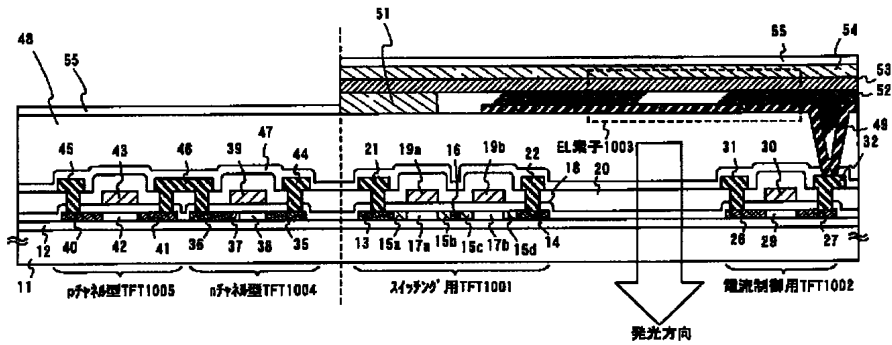


【図7】

【図9】

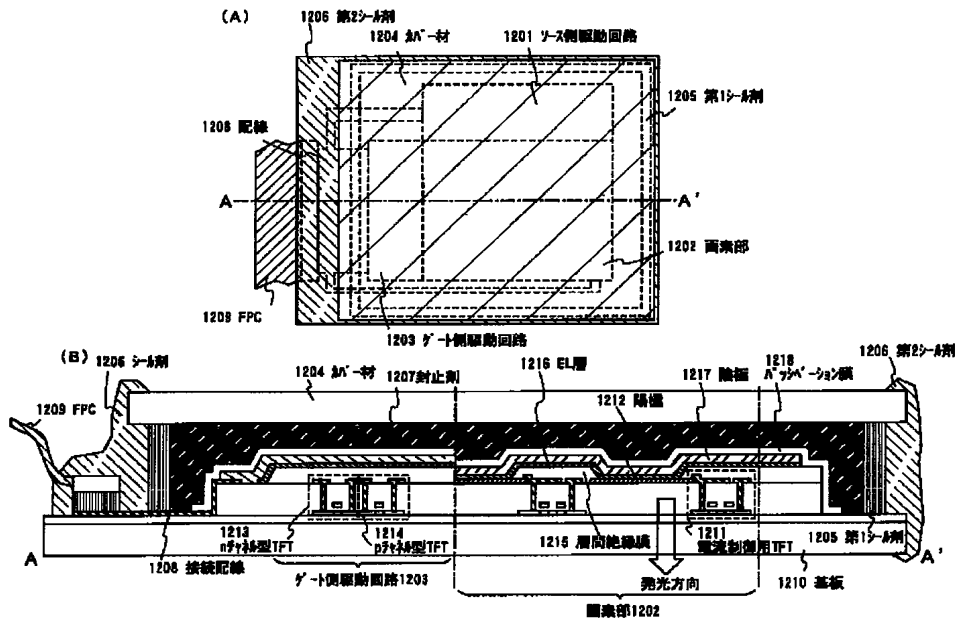


【図10】

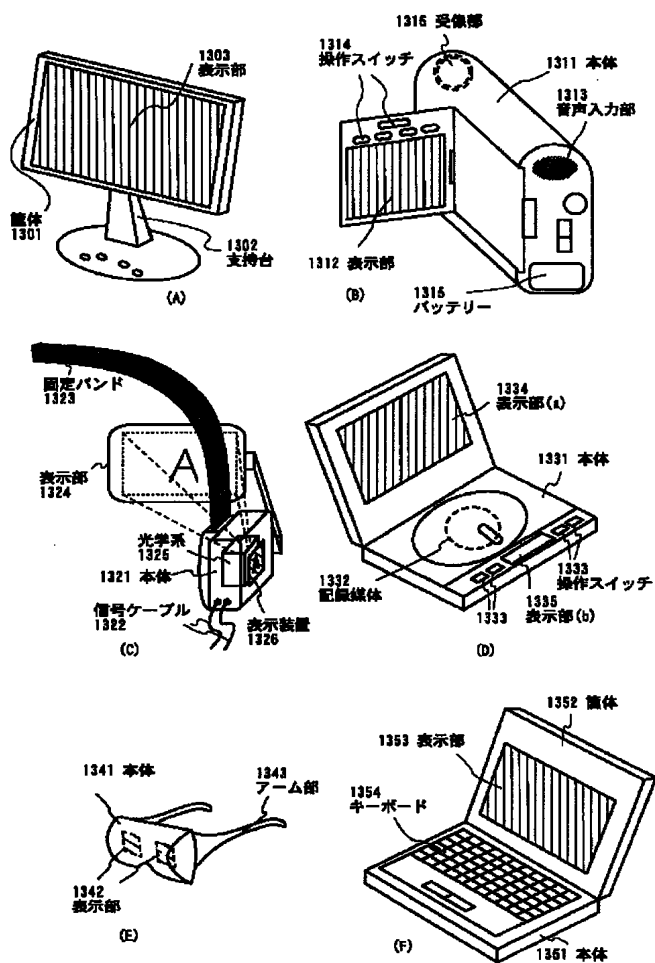


11:基板 12:下地膜 13:ゲート領域 14:ドレイン領域 15a~15d:LDD領域 16:分離領域 17a, 17b:ゲート形成領域  
18:ゲート電極 19a, 19b:ゲート電極 20:第1層ゲート電極 21:ゲート配線 22:ドレイン配線 23:ゲート形成領域  
24:ゲート形成領域 25:ゲート形成領域 26:ゲート形成領域 27:ドレイン形成領域 28:ゲート形成領域  
29:ゲート形成領域 30:ゲート形成領域 31:ゲート形成領域 32:ドレイン形成領域 33:ゲート形成領域  
34:ゲート形成領域 35:ゲート形成領域 36:ゲート形成領域 37:LDD領域 38:ゲート形成領域  
39:ゲート形成領域 40:ゲート形成領域 41:ドレイン形成領域 42:ゲート形成領域 43:ゲート形成領域  
44, 45:ゲート形成領域 46:ドレイン形成領域 47:第1層ゲート形成領域 48:第2層ゲート形成領域 49:ゲート形成領域  
50:ゲート形成領域 51:ゲート形成領域 52:ゲート形成領域 53:ゲート形成領域 54:ゲート形成領域 55:ゲート形成領域

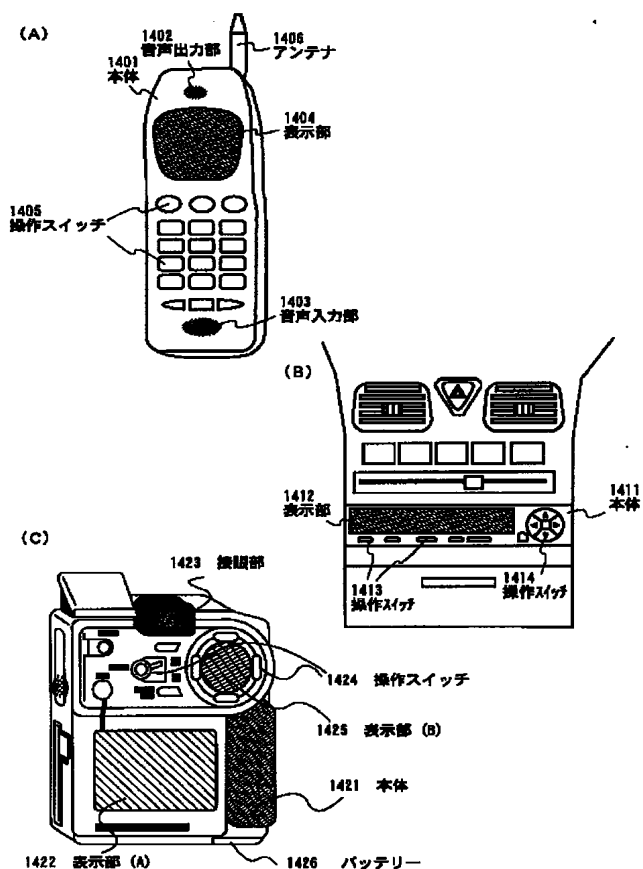
【図12】



【図 13】



【図 14】



フロントページの続き

(51) Int. Cl. 7

H 0 5 B 33/26  
33/28

識別記号

F I

H 0 5 B 33/26  
33/28

タームコード\* (参考)

Z

F ターム (参考) 3K007 AB03 AB04 AB13 AB18 BA06  
CA01 CA02 CA05 CB01 DA00  
DB03 EA04 EB00 FA01 FA02  
5C094 AA10 AA16 BA29 CA19 DA14  
DA15 DB04 EA04 EA05 EA06  
EA07 EB02 ED11 ED15 FB12  
FB14 FB15 FB16 HA02 HA03  
HA04 HA06 HA08 HA10